

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JC564 U.S. PTO
09/537425
03/27/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 3月29日

出 願 番 号

Application Number:

平成11年特許願第086794号

出 願 人

Applicant (s):

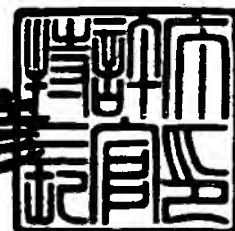
ミノルタ株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 2月 4日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3003688

【書類名】 特許願

【整理番号】 P990329059

【提出日】 平成11年 3月29日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/14

【発明の名称】 固体撮像装置

【請求項の数】 17

【発明者】

 【住所又は居所】 大阪府中央区安土町二丁目 3 番 1 3 号 大阪国際ビル
ミノルタ株式会社内

 【氏名】 萩原 義雄

【特許出願人】

 【識別番号】 000006079

 【氏名又は名称】 ミノルタ株式会社

【代理人】

 【識別番号】 100085501

 【弁理士】

 【氏名又は名称】 佐野 静夫

【手数料の表示】

 【予納台帳番号】 024969

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9716119

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置

【特許請求の範囲】

【請求項 1】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路を備えた固体撮像装置において、

前記光電変換手段からの信号を増幅する増幅手段を有するとともに、

前記光電変換手段によって前記電気信号が自然対数的に変換された後、前記増幅手段によって増幅された出力信号を積分することなく前記導出路を介して前記出力信号線へ出力することを特徴とする固体撮像装置。

【請求項 2】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、前記光電変換手段からの信号を積分することなく増幅する増幅手段を有するとともに、前記光電変換手段によって前記電気信号が自然対数的に変換された後、前記増幅手段によって増幅した出力信号を前記導出路を介して前記出力信号線へ出力することを特徴とする固体撮像装置。

【請求項 3】 前記増幅手段が、制御電極に積分されることなく入力される前記光電変換手段からの信号を増幅する増幅用トランジスタであることを特徴とする請求項 1 又は請求項 2 に記載の固体撮像装置。

【請求項 4】 前記光電変換手段から出力される信号が電圧信号であり、

前記増幅用トランジスタが、ゲート電極に前記光電変換手段からの電圧信号が与えられるとともに、第 1 電極に直流電圧が印加され、第 2 電極に前記導出路が接続された MOS トランジスタであることを特徴とする請求項 3 に記載の固体撮像装置。

【請求項 5】 前記増幅用トランジスタからの信号が前記導出路を介して出力される出力信号線に接続された負荷抵抗又は定電流源を有する請求項 3 又は請求項 4 に記載の固体撮像装置。

【請求項 6】 前記負荷抵抗又は定電流源の総数が全画素数より少ないことを特徴とする請求項 5 に記載の固体撮像装置。

【請求項 7】 前記負荷抵抗又は定電流源は、前記出力信号線に接続された第 1 電極と、直流電圧に接続された第 2 電極と、直流電圧に接続された制御電極とを有する抵抗用トランジスタであることを特徴とする請求項 5 又は請求項 6 に記載の固体撮像装置。

【請求項 8】 前記増幅用トランジスタが N チャンネルの MOS トランジスタであり、前記増幅用トランジスタの第 1 電極に印加される直流電圧が、前記抵抗用トランジスタの第 2 電極に接続される直流電圧よりも高電位であることを特徴とする請求項 3 又は請求項 4 に記載の固体撮像装置。

【請求項 9】 前記増幅用トランジスタが P チャンネルの MOS トランジスタであり、前記増幅用トランジスタの第 1 電極に印加される直流電圧が、前記抵抗用トランジスタの第 2 電極に接続される直流電圧よりも低電位であることを特徴とする請求項 3 又は請求項 4 に記載の固体撮像装置。

【請求項 10】 前記導出路は、全画素の中から所定のものを順次選択し、選択された画素から増幅された信号を出力信号線に導出するスイッチを含むことを特徴とする請求項 2 ～請求項 9 のいずれかに記載の固体撮像装置。

【請求項 11】 前記スイッチが、第 1 電極に前記導出路が接続されるとともに第 2 電極に前記出力信号線が接続されたトランジスタで、

該トランジスタの制御電極に信号を与えて導通させたとき、画素から増幅された信号を前記出力信号線に導出することを特徴とする請求項 10 に記載の固体撮像装置。

【請求項 12】 前記光電変換手段が、

第 1 電極に直流電圧が印加された光電変換素子と、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極及び制御電極が光電変換素子の第 2 電極に接続され、光電変換素子からの出力電流が流れ込むトランジスタとから構成され、

該トランジスタの制御電極に現れる電圧信号を出力信号とすることを特徴とする請求項 1 ～請求項 11 のいずれかに記載の固体撮像装置。

【請求項 1 3】 前記光電変換手段が、

第 1 電極に直流電圧が印加された光電変換素子と、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が光電変換素子の第 2 電極に接続され、光電変換素子からの出力電流が流れ込むとともに第 2 電極と制御電極が接続されたトランジスタとから構成され、

該トランジスタの第 1 電極に現れる電圧信号を出力信号とすることを特徴とする請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置。

【請求項 1 4】 前記光電変換手段が、

第 1 電極に直流電圧が印加された光電変換素子と、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が光電変換素子の第 2 電極に接続されるとともに制御電極に直流電圧が印加され、光電変換素子からの出力電流が流れ込むトランジスタとから構成され、

該トランジスタの第 1 電極に現れる電圧信号を出力信号とすることを特徴とする請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置。

【請求項 1 5】 前記光電変換手段が、

第 1 電極に直流電圧が印加されたフォトダイオードと、

第 1 電極と第 2 電極とゲート電極とを備え、第 1 電極及びゲート電極が前記フォトダイオードの第 2 電極に接続され、前記フォトダイオードからの出力電流が流れ込む MOS トランジスタとから構成され、

該 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させることによってゲート電極に現れる電圧信号を出力信号とすることを特徴とする請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置。

【請求項 1 6】 前記光電変換手段が、

第 1 電極に直流電圧が印加されたフォトダイオードと、

第 1 電極と第 2 電極とゲート電極とを備え、第 1 電極が前記フォトダイオードの第 2 電極に接続され、前記フォトダイオードからの出力電流が流れ込むとともに第 2 電極とゲート電極が接続された MOS トランジスタとから構成され、

該 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させることによって第 1 電極に現れる電圧信号を出力信号とすることを特徴とする請求項 1

～請求項 1 1 のいずれかに記載の固体撮像装置。

【請求項 1 7】 前記光電変換手段が、

第 1 電極に直流電圧が印加されたフォトダイオードと、

第 1 電極と第 2 電極とゲート電極とを備え、第 1 電極が前記フォトダイオードの第 2 電極に接続されるとともにゲート電極に直流電圧が印加され、前記フォトダイオードからの出力電流が流れ込む MOS トランジスタとから構成され、

該 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させることによって第 1 電極に現れる電圧信号を出力信号とすることを特徴とする請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は固体撮像装置に関するものであり、特に画素を二次元に配置した固体撮像装置に関する。

【0 0 0 2】

【従来の技術】

フォトダイオード等の光電変換素子と、その光電変換素子で発生した光電荷を出力信号線へ取り出す手段とを含む画素をマトリクス状（行列状）に配してなる二次元固体撮像装置は種々の用途に供されている。ところで、このような固体撮像装置は光電変換素子で発生した光電荷を読み出す（取り出す）手段によって CCD 型と MOS 型に大きく分けられる。CCD 型は光電荷をポテンシャルの井戸に蓄積しつつ、転送するようになっており、ダイナミックレンジが狭いという欠点がある。一方 MOS 型はフォトダイオードの p n 接合容量に蓄積した電荷を MOS トランジスタを通して直接読み出すようになっていた。

【0 0 0 3】

ここで、従来の MOS 型固体撮像装置の 1 画素当りの構成を図 2 3 に示し説明する。同図において、PD はフォトダイオードであり、そのカソードが MOS トランジスタ T 1 のゲートと MOS トランジスタ T 2 のドレインに接続されている。MOS トランジスタ T 1 のソースは MOS トランジスタ T 3 のドレインに接続

され、MOSトランジスタT3のソースは出力信号線V_{out}へ接続されている。またMOSトランジスタT1のドレインには直流電圧V_{PD}が印加され、MOSトランジスタT2のソースとフォトダイオードのアノードには直流電圧V_{PS}が印加されている。

【0004】

フォトダイオードPDに光が当たると、光電荷が発生し、その電荷はMOSトランジスタT1のゲートに蓄積される。ここで、MOSトランジスタT3のゲートにパルスを与えてMOSトランジスタT3をONすると、MOSトランジスタT1のゲートの電荷に比例した電流がMOSトランジスタT1、T3を通過して出力信号線へ導出される。このようにして入射光量に比例した出力電流を読み出すことができる。信号読み出し後はMOSトランジスタT3をOFFにしてMOSトランジスタT2をONすることでMOSトランジスタT1のゲート電圧を初期化させることができる。

【0005】

【発明が解決しようとする課題】

このように、従来のMOS型の固体撮像装置は各画素においてフォトダイオードPDで発生しMOSトランジスタT1のゲートに蓄積された光電荷をそのまま読み出すものであったからダイナミックレンジが狭く、そのため露光量を精密に制御しなければならず、しかも露光量を精密に制御しても暗い部分が黒くつぶれたり、明るい部分が飽和したりするなどの問題があった。

【0006】

一方、本出願人は、入射した光量に応じた光電流を発生しうる感光手段と、光電流を入力するMOSトランジスタと、このMOSトランジスタをサブスレッショルド電流が流れうる状態にバイアスするバイアス手段とを備え、光電流を対数圧縮変換するようにした固体撮像装置を提案した（特開平3-192764号公報参照）。このような固体撮像装置は、広いダイナミックレンジを有しているものの、低輝度の場合の特性やS/N比などが十分でないという問題があった。又、画素内にキャパシタを有する積分回路を内蔵しているために画素サイズが大きくなってしまいう問題があった。

【 0 0 0 7 】

本発明はこのような点に鑑みなされたものであって、ダイナミックレンジの広い新規且つ有用な固体撮像装置を提供することを目的とする。又、本発明の他の目的は、画素サイズの小さい固体撮像装置を提供することにある。更に、他の目的は、画素から大きく安定した状態で信号を得ることのできる固体撮像装置を提供することにある。

【 0 0 0 8 】

【課題を解決するための手段】

上記の目的を達成するために、請求項 1 に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路を備えた固体撮像装置において、前記光電変換手段からの信号を積分することなく増幅する増幅手段を有するとともに、前記光電変換手段によって前記電気信号が自然対数的に変換された後、前記増幅手段によって増幅された出力信号を前記導出路を介して前記出力信号線へ出力することを特徴とする。

【 0 0 0 9 】

又、請求項 2 に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、前記光電変換手段からの信号を積分することなく増幅する増幅手段を有するとともに、前記光電変換手段によって前記電気信号が自然対数的に変換された後、前記増幅手段によって増幅した出力信号を前記導出路を介して前記出力信号線へ出力することを特徴とする。

【 0 0 1 0 】

これらの構成の固体撮像装置によると、光電変換手段によって、入射光量に応じた電気信号を自然対数的に変換して出力することができるので、ダイナミックレンジを大きくとることができる。又、光電変換手段からの信号を増幅する増幅手段を設けているので、各画素からの信号が大きく安定した状態で読み出される。光電変換手段からの信号を積分することなく増幅して導出路より出力信号線に

出力するので、画素構成が簡素になり、画素サイズを小さくすることができる。

【 0 0 1 1 】

請求項 3 に記載するように、前記増幅手段が、制御電極に積分されることなく入力される前記光電変換手段からの信号を増幅する増幅用トランジスタであっても良い。又、請求項 4 に記載するように、この増幅用トランジスタが、ゲート電極に前記光電変換手段からの信号が与えられるとともに、第 1 電極に直流電圧が印加され、第 2 電極に前記導出路が接続された MOS トランジスタであっても良い。尚、このとき、前記光電変換手段からの信号は、電圧信号であり、前記 MOS トランジスタによって、電流増幅された信号が出力信号線に出力される。

【 0 0 1 2 】

又、請求項 5 に記載するように、請求項 3 又は請求項 4 に記載の固体撮像装置において、前記増幅用トランジスタからの信号が前記導出路を介して出力される出力信号線に接続された負荷抵抗又は定電流源を有するような固体撮像装置であっても良い。この負荷抵抗又は定電流源を設けることによって、各画素から出力される電流信号を電圧信号として読み出すことができる。このような固体撮像装置において、請求項 6 に記載するように、前記負荷抵抗又は定電流源の総数が全画素数より少なくても良い。又、請求項 7 に記載するように、前記負荷抵抗又は定電流源は、前記出力信号線に接続された第 1 電極と、直流電圧に接続された第 2 電極と、直流電圧に接続された制御電極とを有するトランジスタであっても良い。

【 0 0 1 3 】

請求項 7 に記載の固体撮像装置において、請求項 8 に記載するように、前記増幅用トランジスタを N チャンネルの MOS トランジスタとすると、前記増幅用トランジスタの第 1 電極に印加される直流電圧を、前記負荷抵抗又は定電流源となるトランジスタの第 2 電極に接続される直流電圧よりも高電位とすればよい。又、請求項 9 に記載するように、前記増幅用トランジスタを P チャンネルの MOS トランジスタとすると、前記増幅用トランジスタの第 1 電極に印加される直流電圧を、前記負荷抵抗又は定電流源となるトランジスタの第 2 電極に接続される直流電圧よりも低電位とすればよい。

【 0 0 1 4 】

更に、請求項 2 ～請求項 9 にのいずれかに記載の固体撮像装置において、請求項 1 0 に記載するように、前記導出路に、全画素の中から所定のものを順次選択し、選択された画素から増幅された信号を出力信号線に導出するスイッチを設けることによって、各画素から前記出力信号線に出力される信号を順次読み出してシリアルデータとして出力することができる。

【 0 0 1 5 】

このような固体撮像装置において、請求項 1 1 のように、前記スイッチを第 1 電極に前記導出路が接続されるとともに第 2 電極に前記出力信号線が接続されたトランジスタとし、該トランジスタの制御電極に信号を与えて導通させたとき、画素から増幅された信号を前記出力信号線に導出させても良い。

【 0 0 1 6 】

請求項 1 2 に記載の固体撮像装置は、請求項 1 ～請求項 1 1 に記載の固体撮像装置において、前記光電変換手段が、第 1 電極に直流電圧が印加された光電変換素子と、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極及び制御電極が光電変換素子の第 2 電極に接続され、光電変換素子からの出力電流が流れ込むトランジスタとから構成され、該トランジスタの制御電極に現れる電圧信号を出力信号とすることを特徴とする。

【 0 0 1 7 】

請求項 1 3 に記載の固体撮像装置は、請求項 1 ～請求項 1 1 に記載の固体撮像装置において、前記光電変換手段が、第 1 電極に直流電圧が印加された光電変換素子と、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が光電変換素子の第 2 電極に接続され、光電変換素子からの出力電流が流れ込むとともに第 2 電極と制御電極が接続されたトランジスタとから構成され、該トランジスタの第 1 電極に現れる電圧信号を出力信号とすることを特徴とする。

【 0 0 1 8 】

請求項 1 4 に記載の固体撮像装置は、請求項 1 ～請求項 1 1 に記載の固体撮像装置において、前記光電変換手段が、第 1 電極に直流電圧が印加された光電変換素子と、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が光電変換素子の第

2 電極に接続されるとともに制御電極に直流電圧が印加され、光電変換素子からの出力電流が流れ込むトランジスタとから構成され、該トランジスタの第 1 電極に現れる電圧信号を出力信号とすることを特徴とする。

【0019】

請求項 15 に記載の固体撮像装置は、請求項 1 ～請求項 11 に記載の固体撮像装置において、前記光電変換手段が、第 1 電極に直流電圧が印加されたフォトダイオードと、第 1 電極と第 2 電極とゲート電極とを備え、第 1 電極及びゲート電極が前記フォトダイオードの第 2 電極に接続され、前記フォトダイオードからの出力電流が流れ込む MOS トランジスタとから構成され、該 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させることによってゲート電極に現れる電圧信号を出力信号とすることを特徴とする。

【0020】

請求項 16 に記載の固体撮像装置は、請求項 1 ～請求項 11 に記載の固体撮像装置において、前記光電変換手段が、第 1 電極に直流電圧が印加されたフォトダイオードと、第 1 電極と第 2 電極とゲート電極とを備え、第 1 電極が前記フォトダイオードの第 2 電極に接続され、前記フォトダイオードからの出力電流が流れ込むとともに第 2 電極とゲート電極が接続された MOS トランジスタとから構成され、該 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させることによって第 1 電極に現れる電圧信号を出力信号とすることを特徴とする。

【0021】

請求項 17 に記載の固体撮像装置は、請求項 1 ～請求項 11 に記載の固体撮像装置において、前記光電変換手段が、第 1 電極に直流電圧が印加されたフォトダイオードと、第 1 電極と第 2 電極とゲート電極とを備え、第 1 電極が前記フォトダイオードの第 2 電極に接続されるとともにゲート電極に直流電圧が印加され、前記フォトダイオードからの出力電流が流れ込む MOS トランジスタとから構成され、該 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させることによって第 1 電極に現れる電圧信号を出力信号とすることを特徴とする。

【0022】

【発明の実施の形態】

以下、本発明の固体撮像装置の各実施形態を図面を参照して説明する。図1は本発明の一実施形態である二次元のMOS型固体撮像装置の一部の構成を概略的に示している。同図において、 $G_{11} \sim G_{mn}$ は行列配置（マトリクス配置）された画素を示している。2は垂直走査回路であり、行（ライン）4-1、4-2、 \dots 、4-nを順次走査していく。3は水平走査回路であり、画素から出力信号線6-1、6-2、 \dots 、6-mに導出された光電変換信号を画素ごとに水平方向に順次読み出す。5は電源ラインである。各画素に対し、上記ライン4-1、4-2 \dots 、4-nや出力信号線6-1、6-2 \dots 、6-m、電源ライン5だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図1ではこれらについて省略し、図3以降の各実施形態において示している。

【0023】

出力信号線6-1、6-2、 \dots 、6-mごとにNチャネルのMOSトランジスタ Q_1 、 Q_2 が図示の如く1組ずつ設けられている。MOSトランジスタ Q_1 のゲートは直流電圧線7に接続され、ドレインは出力信号線6-1に接続され、ソースは直流電圧 $V_{PS'}$ のライン8に接続されている。一方、MOSトランジスタ Q_2 のドレインは出力信号線6-1に接続され、ソースは最終的な信号線9に接続され、ゲートは水平走査回路3に接続されている。

【0024】

画素 $G_{11} \sim G_{mn}$ には、後述するように、それらの画素で発生した光電荷に基づく信号を出力するNチャネルのMOSトランジスタ T_2 が設けられている。MOSトランジスタ T_2 と上記MOSトランジスタ Q_1 との接続関係は図2(a)のようになる。ここで、MOSトランジスタ Q_1 のソースに接続される直流電圧 $V_{PS'}$ と、MOSトランジスタ T_2 のドレインに接続される直流電圧 $V_{PD'}$ との関係は $V_{PD'} > V_{PS'}$ であり、直流電圧 $V_{PS'}$ は例えばグランド電圧（接地）である。この回路構成は上段のMOSトランジスタ T_2 のゲートに信号が入力され、下段のMOSトランジスタ Q_1 のゲートには直流電圧DCが常時印加される。

このため下段のMOSトランジスタQ1は抵抗又は定電流源と等価であり、図2(a)の回路はソースフォロワ型の増幅回路となっている。この場合、MOSトランジスタT2から増幅出力されるのは電流であると考えてよい。

【0025】

MOSトランジスタQ2は水平走査回路3によって制御され、スイッチ素子として動作する。尚、後述するように各実施形態の画素内にはスイッチ用のNチャネルの第4MOSトランジスタT4も設けられている。このMOSトランジスタT4も含めて表わすと、図2(a)の回路は正確には図2(b)のようになる。即ち、MOSトランジスタT4がMOSトランジスタQ1とMOSトランジスタT2との間に挿入されている。ここで、MOSトランジスタT4は行の選択を行うものであり、トランジスタQ2は列の選択を行うものである。なお、図1および図2に示す構成は以下に説明する第1実施形態～第6実施形態に共通の構成である。いずれにしても、図2のように構成することにより信号のゲインを大きく出力することができる。

【0026】

従って、画素がダイナミックレンジ拡大のためにフォトダイオードが入射光に応じて出力する電気信号（以下、「光電流」という。）を対数変換しているような場合は、そのままでは出力信号が小さいが、本増幅回路により充分大きな信号に増幅されるため、後続の信号処理回路（図示せず）での処理が楽になる。また、増幅回路の負荷抵抗部分を構成するトランジスタQ1を画素内に設けずに、列方向に配置された複数の画素が接続される出力信号線6-1、6-2、・・・、6-mごとに設けることにより、負荷抵抗又は定電流源の数を低減でき、半導体チップ上で増幅回路が占める面積を少なくできる。

【0027】

<第1の実施形態>

第1の実施形態について、図面を参照して説明する。図3は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。

【0028】

図3において、pnフォトダイオードPDが感光部（光電変換部）を形成して

いる。そのフォトダイオードPDのアノードは第1MOSトランジスタT1のドレインとゲート、第2MOSトランジスタT2のゲート、及び第3MOSトランジスタT3のドレインに接続されている。MOSトランジスタT2のソースは第4MOSトランジスタT4のドレインに接続され、MOSトランジスタT4のソースは出力信号線6（この出力信号線6は図1の6-1、6-2、・・・、6-mに対応する）へ接続されている。尚、MOSトランジスタT1～T4は、NチャンネルのMOSトランジスタでバックゲートが接地されている。

【0029】

又、フォトダイオードPDのカソードとMOSトランジスタT2のドレインには、直流電圧VPDが印加されるようになっている。一方、MOSトランジスタT1のソースには信号 ϕ VPSが印加される。MOSトランジスタT3のソースには直流電圧VRBが印加されるとともに、そのゲートには信号 ϕ VRSが入力される。又、MOSトランジスタT4のゲートには信号 ϕ Vが入力される。尚、本実施形態において、信号 ϕ VPSは、2値的に変化するものとし、MOSトランジスタT1、T2をサブスレッショルド領域で動作させるための電圧をローレベルとし、直流電圧VPDと略等しい電圧をハイレベルとする。

【0030】

この実施形態において、信号 ϕ VPSの電圧値を切り換えてMOSトランジスタT1のバイアスを変えることにより、出力信号線6に導出される出力信号を光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下、これらの各場合について説明する。

【0031】

(1) 出力信号を光電流に対して自然対数的に変換させる場合。

まず、信号 ϕ VPSをローレベルとし、MOSトランジスタT1がサブスレッショルド領域で動作するようにバイアスされているときの動作について、図3及び図4を用いて説明する。このとき、MOSトランジスタT3のゲートには、ローレベルの信号 ϕ VRSが与えられるので、MOSトランジスタT3はOFFとなり、実質的に存在しないことと等価になる。

【 0 0 3 2 】

ところで、フォトダイオードPDは、例えば、図4（a）のように、P型の半導体基板（以下、「P型基板」という。）10に、N型ウェル層11を形成するとともに、そのN型ウェル層にP型拡散層12を設けることによって形成される。又、MOSトランジスタT1は、P型基板10にN型拡散層13、14を形成し、且つ、そのN型拡散層13、14間のチャンネル上に順次、酸化膜15とポリシリコン層16を形成することによって構成される。ここで、N型ウェル層11がフォトダイオードPDのカソード側を形成するとともに、P型拡散層12がアノード側を形成する。又、N型拡散層13、14が、それぞれMOSトランジスタT1のドレイン、ソースを形成するとともに、酸化膜15及びポリシリコン層16がそれぞれゲート絶縁膜とゲート電極を形成する。このような構成のフォトダイオードPD及びMOSトランジスタT1のポテンシャルは、信号 ϕ VPSがローレベルのとき、図4（b）のようになる。

【 0 0 3 3 】

図3の回路において、フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、前記光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のゲートに発生する。この電圧により、MOSトランジスタT2に前記光電流に対して自然対数的に比例した値の電流が流れる。

【 0 0 3 4 】

次に、MOSトランジスタT4のゲートにパルス信号を与えて、MOSトランジスタT4をONにすると、前記光電流を自然対数的に比例した値の電流がMOSトランジスタT4を通して出力信号線6に導出される。このようにして入射光量の対数値に比例した信号（出力電流）を読み出すことができる。又、このとき、MOSトランジスタT2及びMOSトランジスタQ1（図1）の導通時抵抗とそれらを流れる電流によって決まるMOSトランジスタQ1のドレイン電圧が、信号として出力信号線6に現れる。信号読み出し後はMOSトランジスタT4をOFFにする。尚、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 ϕ VRSは、常にローレベルのままである。

【0035】

(2) 出力信号を光電流に対して線形的に変換させる場合。

次に、信号 ϕ VPSをハイレベルとしたときの動作について説明する。このとき、フォトダイオードPD及びMOSトランジスタT1のポテンシャルは、図4(c)のようになる。よって、MOSトランジスタT1は実質的にOFF状態となり、MOSトランジスタT1のソース・ドレイン間に電流が流れない。又、MOSトランジスタT3のゲートにローレベルの信号 ϕ VRSを与えて、MOSトランジスタT3はOFFとする。

【0036】

図3の回路において、フォトダイオードPDに光が当たると光電流が発生する。このとき、MOSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量などでキャパシタを構成するので、光電流による電荷がMOSトランジスタT1のゲートに蓄積される。よって、MOSトランジスタT1、T2のゲート電圧が前記光電流を積分した値に比例した値になる。

【0037】

今、MOSトランジスタT2のソース電圧がドレイン電圧より低いので、MOSトランジスタT2がONするとともに、MOSトランジスタT2のゲート電圧に応じた値の電流がMOSトランジスタT2を流れる。次に、MOSトランジスタT4のゲートにパルス信号を与えて、MOSトランジスタT4をONにすると、前記光電流の積分値を線形的に比例した値となる電流がMOSトランジスタT4を通して出力信号線6に導出される。このようにして入射光量に比例した信号(出力電流)を読み出すことができる。信号読み出し後は、まず、MOSトランジスタT4をOFFにする。そして、MOSトランジスタT3のゲートにハイレベルの信号 ϕ VRSを与えることで、MOSトランジスタT3をONとして、MOSトランジスタT1、T2のゲート電位を初期化させる。

【0038】

このように、光電変換手段の動作状態を、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能とした固体撮像装置によると、被写体の輝度状態及び撮像時の環境に応じて、単一の光電変換手段に

よってダイナミックレンジを変更することができる。本実施形態で示すように、フォトダイオードPDで発生した光電荷をMOSトランジスタT1を用いて変換する場合、このMOSトランジスタT1を閾値以下のサブスレッショルド領域で動作させると、対数変換状態（第2状態）となり、ダイナミックレンジが大きくとれる。しかしながら、低輝度で動く被写体を撮像すると、対数変換動作では、残像が目立つようになる。

【0039】

それは、対数変換動作では、MOSトランジスタT1がON状態となっていてフォトダイオードPDから発生される電気信号をリアルタイムで対数変換してMOSトランジスタT1から出力するが、MOSトランジスタT1のゲート側の電荷及びこのゲートに接続されたフォトダイオードPDの寄生容量に蓄積された電荷が放電されず、前の情報が残るからである。これは、輝度が低い場合に特に目立つ。又、対数変換では、一般に変換出力が小さいので、S/N比（信号／ノイズ比）が悪い。

【0040】

これに対して、MOSトランジスタT1をOFF状態にしている線形変換状態（第1状態）では、ダイナミックレンジは狭いが、光電変換手段から出力される信号は大きく得られるので、S/N比がよい。又、OFF状態のMOSトランジスタT1のゲートやフォトダイオードPDで光電荷が積分されることと、リセットされることにより、前の情報が残らないようにできる。

【0041】

又、本実施形態によれば、MOSトランジスタT2のソース電極に接続されるキャパシタなどに代表される積分回路を画素内に設けていないので、画素サイズを小さくできるという利点がある。

【0042】

<第2の実施形態>

第2の実施形態について、図面を参照して説明する。図5は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図3に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、

その詳細な説明は省略する。

【0043】

図5に示すように、本実施形態では、フォトダイオードPDのカソードに信号 ϕ VPDが入力され、MOSトランジスタT1のソースに直流電圧VPSが印加されるとともに、MOSトランジスタT2のドレインに直流電圧VDDが印加される。その他の構成は第1の実施形態（図3）と同一である。

【0044】

このような構造の画素において、フォトダイオードPDのカソードに与える信号 ϕ VPDを直流電圧VPSより高いハイレベルにして、MOSトランジスタT1をサブスレッショルド領域で動作させる。このとき、MOSトランジスタT4をONにすると、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。又、フォトダイオードPDのカソードに与える信号 ϕ VPDを直流電圧VPSと同等のローレベルにして、MOSトランジスタT4をONにすると、入射光量に比例した信号を読み出すことができる。

【0045】

このように、本実施形態は、第1の実施形態の直流電圧VPDを信号 ϕ VPDに、信号 ϕ VPSを直流電圧VPSに変更したものである。よって、上記したように、出力電流を入射光量に対して自然対数的に変換する場合と線形的に変換する場合と切り換えるために、第1の実施形態で信号 ϕ VPSのレベルを切り換える代わりに、本実施形態では信号 ϕ VPDを切り換える。それ以外の動作については、第1の実施形態における動作と同様である。

【0046】

<第3の実施形態>

第3の実施形態について、図面を参照して説明する。図6は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。又、図7は、画素内のMOSトランジスタT1とフォトダイオードPDの構成を示す断面図と、MOSトランジスタT1のソース、ゲート、ドレインそれぞれのポテンシャルを示す図である。尚、図3に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0047】

図6に示すように、本実施形態では、第1の実施形態（図3）のようにMOSトランジスタT1のドレインとゲートを接続せずに、ソースとゲートを接続する。第1の実施形態における画素の構造をこのように変更した画素の動作について、図6及び図7を使用して説明する。

【0048】

ところで、フォトダイオードPDは、例えば、図7（a）のように、P型基板10に、N型ウェル層11を形成するとともに、そのN型ウェル層にP型拡散層12を設けることによって形成される。又、MOSトランジスタT1は、P型基板10にN型拡散層13、14を形成し、且つ、そのN型拡散層13、14間のチャンネル上に順次、酸化膜15とポリシリコン層16を形成することによって構成される。ここで、N型ウェル層11がフォトダイオードPDのカソード側を形成するとともに、P型拡散層12がアノード側を形成する。又、N型拡散層13、14が、それぞれMOSトランジスタT1のドレイン、ソースを形成するとともに、酸化膜15及びポリシリコン層16がそれぞれゲート絶縁膜とゲート電極を形成する。

【0049】

（1） 出力信号を光電流に対して自然対数的に変換させる場合。

まず、信号φVPSを直流電圧VPDに対して十分低い電圧となるローレベルとしたときの動作について説明する。このようにすることによって、MOSトランジスタT1のソース・ドレイン間の電圧差を大きくして、図7（b）のようにゲート・ソース間に発生する電圧をスレッシュホールド電圧 V_{TH} より低下させる。このようにすることによって、MOSトランジスタT1がサブスレッシュホールド領域で動作するようにバイアスされているときと同様の状態となる。そのため、フォトダイオードPDに光が入射して光電流が発生すると、MOSトランジスタのサブスレッシュホールド特性により、第1の実施形態で説明したように、前記光電流を自然対数的に変換した値の電圧がMOSトランジスタT1の第1電極（ここではドレイン）に発生する。

【0050】

その後の動作は、第1の実施形態と同様の動作を行う。即ち、MOSトランジスタT2に前記光電流を自然対数的に変換した値に比例した電流が流れる。このとき、MOSトランジスタT4をONにすると、前記光電流を自然対数的に変換した値と同等な電流がMOSトランジスタT4を通り、出力信号線6へ導出される。このようにして、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。この信号を読み出した後、MOSトランジスタT4をOFFの状態にする。又、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号φVRSは、常にローレベルのままであり、MOSトランジスタT3はOFFとする。

【0051】

(2) 出力信号を光電流に対して線形的に変換させる場合。

次に、信号φVPSを直流電圧VPDより若干低い電位となるハイレベルとしたときの動作について説明する。このとき、MOSトランジスタT1において、ソース、ゲート、ドレインのポテンシャルの関係は、図7(c)のようになり、MOSトランジスタT1は実質的にカットオフ状態となる。よって、MOSトランジスタT1のソース・ドレイン間に電流が流れない。又、MOSトランジスタT3のゲートにローレベルの信号φVRSを与えて、MOSトランジスタT3はOFFとする。

【0052】

図6の回路において、フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタT1のバックゲートとドレインとの間やフォトダイオードPDの接合容量などでキャパシタを構成するので、光電流による電荷がMOSトランジスタT1のドレインに蓄積される。よって、MOSトランジスタT1のドレインに接続されたMOSトランジスタT2のゲート電圧が前記光電流を積分した値に比例した値になる。

【0053】

今、MOSトランジスタT2のソース電圧がドレイン電圧より低いので、MOSトランジスタT2がONし、MOSトランジスタT2のゲート電圧に応じた値

のドレイン電流がMOSトランジスタT2を流れる。このとき、MOSトランジスタT4のゲートにパルス信号を与えて、MOSトランジスタT4をONにすると、前記光電流を線形的に変換した値となる電流がMOSトランジスタT4を通り、出力信号線6へ導出される。このようにして入射光量に比例した信号（出力電流）を読み出すことができる。信号読み出し後は、まず、MOSトランジスタT4をOFFにする。そして、MOSトランジスタT3のゲートにハイレベルの信号 ϕ VRSを与えることで、MOSトランジスタT3をONとして、MOSトランジスタT1のゲート電位を初期化させる。

【0054】

<第4の実施形態>

第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図6に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0055】

図8に示すように、フォトダイオードPDのカソードに信号 ϕ VPDが入力され、MOSトランジスタT1のソースに直流電圧VPSが印加されるとともに、MOSトランジスタT2のドレインに直流電圧VDDが印加される。又、本実施形態の構成と第3の実施形態（図6）の構成との関係は、第2の実施形態の構成（図5）と第1の実施形態の構成（図3）との関係と同一である。よって、フォトダイオードPDのカソードに与える信号 ϕ VPDを直流電圧VPSより十分高いハイレベルにして、MOSトランジスタT1をサブスレッショルド領域で動作させる。このとき、MOSトランジスタT4をONにすると、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。又、フォトダイオードPDのカソードに与える信号 ϕ VPDを直流電圧VPSより若干高い電位となるローレベルにして、MOSトランジスタT1のドレインに電荷を蓄積させる。このとき、MOSトランジスタT4をONにすると、入射光量に比例した信号を読み出すことができる。

【0056】

＜第5の実施形態＞

第5の実施形態について、図面を参照して説明する。図9は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図6に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0057】

図9に示すように、本実施形態では、MOSトランジスタT1のゲートに直流電圧VRGが印加される。このとき、予め直流電圧VRGを直流電圧VPSよりも若干高くするなどして調整することによって、MOSトランジスタT1のソースとフォトダイオードPDのカソードとの間の電圧差を小さくする。このようにすることによって、MOSトランジスタT1をサブスレッショルド領域で動作させる場合、信号φVPSの電圧を第4の実施形態のように直流電圧VPDに比べて極端に低くしなくても、MOSトランジスタT1のポテンシャルが先の図7(b)で説明したものと同様の状態になる。よって、第5の実施形態と比べて、信号φVPSがハイレベルであるときの電圧とローレベルのときの電圧の差が小さくなる。尚、本実施形態において、入射光量又は入射光量の対数値に比例した信号（出力電流）を出力するときの動作は、第3の実施形態（図6）と同様であるので、詳細な説明は省略する。

【0058】

以上説明した第1～第5の実施形態は、画素は、第1MOSトランジスタT1のソース又はドレインに印加する電圧を変更することによって、フォトダイオードPDに入射された入射光に対して対数的に変換した信号を出力する手段と、フォトダイオードPDに入射された入射光に対して線形的に変換した信号を出力する手段とを切り換えることができるような構成をしているが、フォトダイオードPDに入射された入射光に対して対数的に変換した信号を出力する手段専用の画素でも良い。以下に、このようなフォトダイオードPDに入射された入射光に対して対数的に変換した信号を出力する手段専用の画素の構成について、説明する。

【 0 0 5 9 】

<第 6 の実施形態>

第 6 の実施形態について、図面を参照して説明する。図 1 0 は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図 3 に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【 0 0 6 0 】

図 1 0 に示すように、MOS トランジスタ T 1 に直流電圧 VPS が印加されて、MOS トランジスタ T 1 が、サブスレッシュホールド領域で動作するようにバイアスされている。又、第 1 の実施形態（図 3）において、フォトダイオード P D に入射された入射光に対して線形的に変換した信号を出力するときに、フォトダイオード P D、MOS トランジスタ T 1 のドレイン、及び MOS トランジスタ T 1、T 2 のゲートをリセットするための MOS トランジスタ T 3 が省略されている。

【 0 0 6 1 】

<第 7 の実施形態>

第 7 の実施形態について、図面を参照して説明する。図 1 1 は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図 6 に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【 0 0 6 2 】

図 1 1 に示すように、MOS トランジスタ T 1 に直流電圧 VPS が印加されて、MOS トランジスタ T 1 が、サブスレッシュホールド領域で動作するようにバイアスされている。又、第 3 の実施形態（図 6）において、フォトダイオード P D に入射された入射光に対して線形的に変換した信号を出力するときに、フォトダイオード P D、MOS トランジスタ T 1 のドレイン、及び MOS トランジスタ T 2 のゲートをリセットするための MOS トランジスタ T 3 が省略されている。

【 0 0 6 3 】

<第 8 の実施形態>

第 8 の実施形態について、図面を参照して説明する。図 1 2 は、本実施形態に

使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図9に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0064】

図12に示すように、MOSトランジスタT1に直流電圧VPSが印加されて、MOSトランジスタT1が、サブスレッショルド領域で動作するようにバイアスされている。又、第5の実施形態（図9）において、フォトダイオードPDに入射された入射光に対して線形的に変換した信号を出力するときに、フォトダイオードPD、MOSトランジスタT1のドレイン、及びMOSトランジスタT2のゲートをリセットするためのMOSトランジスタT3が省略されている。

【0065】

以上説明した第1～第8の実施形態は、画素内の能動素子であるMOSトランジスタT1～T4を全てNチャネルのMOSトランジスタで構成しているが、これらのMOSトランジスタT1～T4を全てPチャネルのMOSトランジスタで構成してもよい。図15～図22には、上記第1～第8の実施形態をPチャネルのMOSトランジスタで構成した例である第9～第16の実施形態を示している。そのため図13～図22では接続の極性や印加電圧の極性が逆になっている。例えば、図15（第9の実施形態）において、フォトダイオードPDはアノードが直流電圧VPDに接続され、カソードが第1MOSトランジスタT1のドレインとゲートに接続され、また第2MOSトランジスタT2のゲートに接続されている。第1MOSトランジスタT1のソースは直流電圧VPSに接続されている。

【0066】

この場合、直流電圧VPSとVPDは、 $VPS > VPD$ となっており、図3（第1の実施形態）と逆である。また、第3MOSトランジスタT3や第4MOSトランジスタT4をONさせるときには、低い電圧をゲートに印加する。以上の通り、NチャネルのMOSトランジスタを使った場合に比し、PチャネルのMOSトランジスタを用いる場合は、電圧関係や接続関係が一部異なるが、構成は実質的に同一であり、また基本的な動作も同一であるので、図15～図22については図面で示すのみで、その構成や動作についての説明は省略する。

【 0 0 6 7 】

尚、これらの第 9 ～ 第 1 6 の実施形態の画素を含む固体撮像装置の全体構成を説明するためのブロック回路構成図を図 1 3 に示し、その電圧増幅回路部分を抜き出して図 1 3 に示している。図 1 3 については、図 1 と同一部分（同一の役割部分）に同一の符号を付して説明を省略する。図 1 3 に示すように、列方向に配列された出力信号線 6 - 1、6 - 2、・・・、6 - m に対して P チャネルの MOS トランジスタ Q 1 と P チャネルの MOS トランジスタ Q 2 が接続されている。MOS トランジスタ Q 1 のゲートは直流電圧線 7 に接続され、ドレインは出力信号線 6 - 1 に接続され、ソースは直流電圧 V_{PS}' のライン 8 に接続されている。一方、MOS トランジスタ Q 2 のドレインは出力信号線 6 - 1 に接続され、ソースは最終的な信号線 9 に接続され、ゲートは水平走査回路 3 に接続されている。ここで、MOS トランジスタ Q 1 は画素内の P チャネルの MOS トランジスタ T 2 と共に図 1 4 (a) に示すような増幅回路を構成している。

【 0 0 6 8 】

この場合、MOS トランジスタ Q 1 は MOS トランジスタ T 2 の負荷抵抗又は定電流源となっている。従って、このトランジスタ Q 1 のソースに接続される直流電圧 V_{PS}' と、MOS トランジスタ T 2 のドレインに接続される直流電圧 V_{PD}' との関係は、 $V_{PD}' < V_{PS}'$ であり、直流電圧 V_{PD}' は例えばグランド電圧（接地）である。トランジスタ Q 1 のドレインはトランジスタ T 2 に接続され、ゲートには直流電圧が印加されている。P チャネルの MOS トランジスタ Q 2 は水平走査回路 3 によって制御され、増幅回路の出力を最終的な信号線 9 へ導出する。画素内の第 4 MOS トランジスタ T 4 を考慮すると、図 1 4 (a) の回路は図 1 4 (b) のように表わされる。

【 0 0 6 9 】

【発明の効果】

以上説明したように、本発明の固体撮像装置によれば、電気信号を対数変換して出力するので、ダイナミックレンジが広がる。又、各画素毎に光電変換手段と増幅手段と導出路が設けられているので、より正確に安定した信号読み出しが可能である。更に、対数変換された出力を積分する積分回路を画素内に設けてい

ないので、画素サイズを小さくすることができる。又、能動素子をMOSトランジスタで構成することにより高集積化が容易となり、周辺の処理回路（A/Dコンバータ、デジタル・システム・プロセッサ、メモリ）等とともにワンチップ上に形成することができる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図 2】 図 1 の一部の回路図。

【図 3】 本発明の第 1 の実施形態の 1 画素の構成を示す回路図。

【図 4】 第 1 の実施形態で使用する画素の構成及びポテンシャルの関係を表した図。

【図 5】 本発明の第 2 の実施形態の 1 画素の構成を示す回路図。

【図 6】 本発明の第 3 の実施形態の 1 画素の構成を示す回路図。

【図 7】 第 3 の実施形態で使用する画素の構成及びポテンシャルの関係を表した図。

【図 8】 本発明の第 4 の実施形態の 1 画素の構成を示す回路図。

【図 9】 本発明の第 5 の実施形態の 1 画素の構成を示す回路図。

【図 1 0】 本発明の第 6 の実施形態の 1 画素の構成を示す回路図。

【図 1 1】 本発明の第 7 の実施形態の 1 画素の構成を示す回路図。

【図 1 2】 本発明の第 8 の実施形態の 1 画素の構成を示す回路図。

【図 1 3】 画素内の能動素子を P チャネルの MOS トランジスタで構成した実施形態の場合の本発明の二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図 1 4】 図 1 4 の一部の回路図。

【図 1 5】 本発明の第 9 の実施形態の 1 画素の構成を示す回路図。

【図 1 6】 本発明の第 1 0 の実施形態の 1 画素の構成を示す回路図。

【図 1 7】 本発明の第 1 1 の実施形態の 1 画素の構成を示す回路図。

【図 1 8】 本発明の第 1 2 の実施形態の 1 画素の構成を示す回路図。

【図 1 9】 本発明の第 1 3 の実施形態の 1 画素の構成を示す回路図。

【図 2 0】 本発明の第 1 4 の実施形態の 1 画素の構成を示す回路図。

【図 2 1】 本発明の第 1 5 の実施形態の 1 画素の構成を示す回路図。

【図 2 2】 本発明の第 1 6 の実施形態の 1 画素の構成を示す回路図。

【図 2 3】 従来例の 1 画素の構成を示す回路図。

【符号の説明】

G 1 1 ~ G m n 画素

2 垂直走査回路

3 水平走査回路

4 - 1 ~ 4 - n 行選択線

6 - 1 ~ 6 - m 出力信号線

P D フォトダイオード

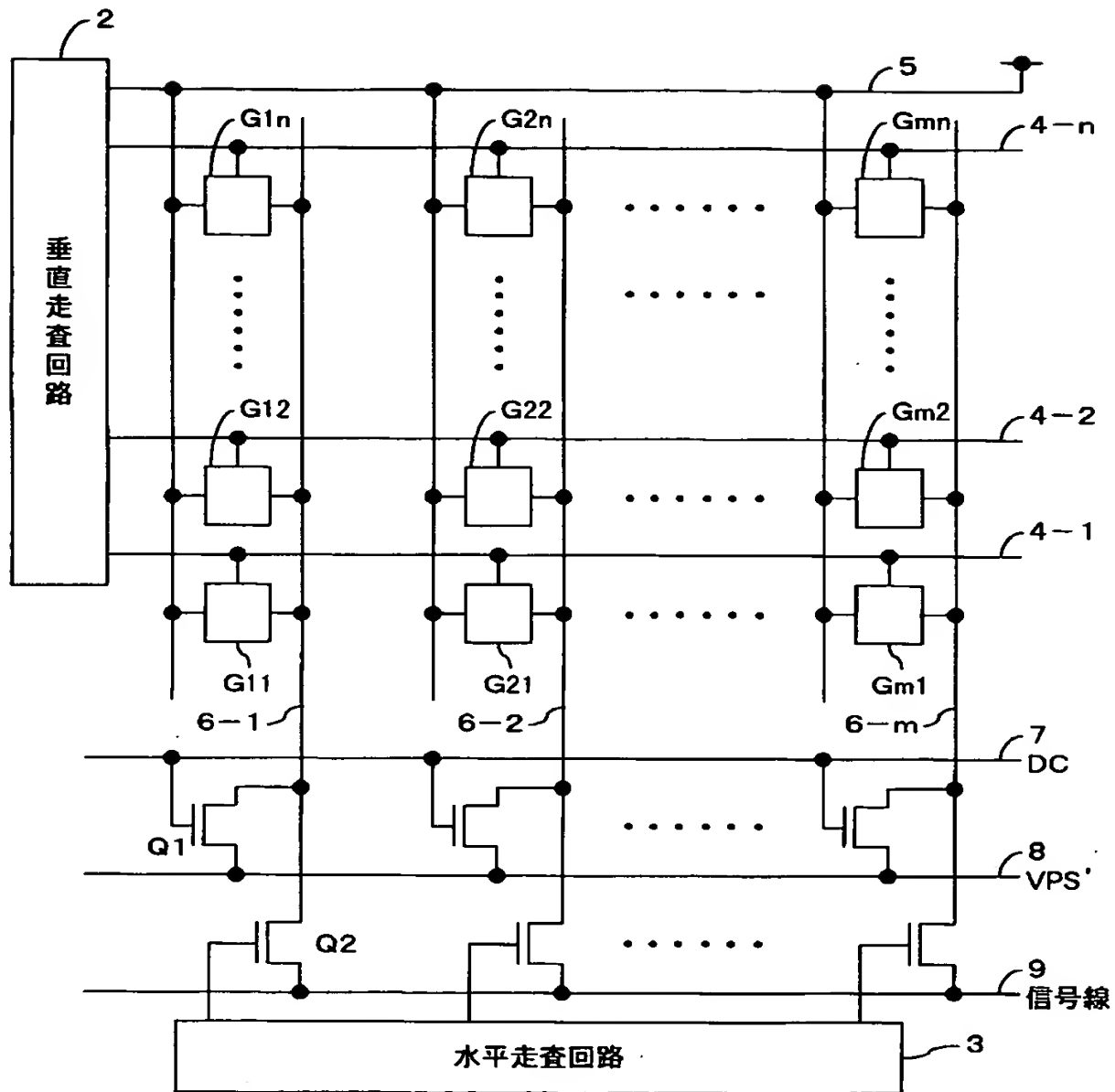
T 1 ~ T 6 第 1 ~ 第 6 M O S トランジスタ

C キャパシタ

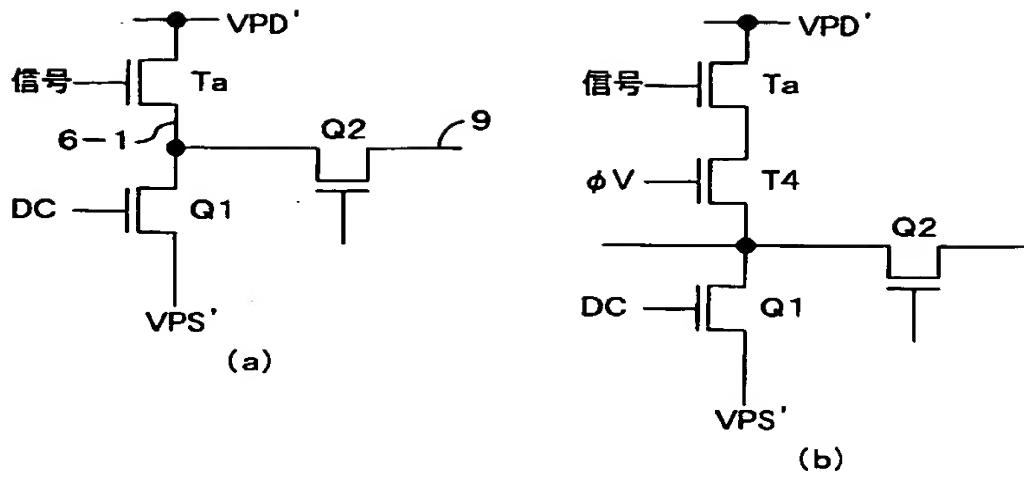
C s 接合容量

【書類名】 図面

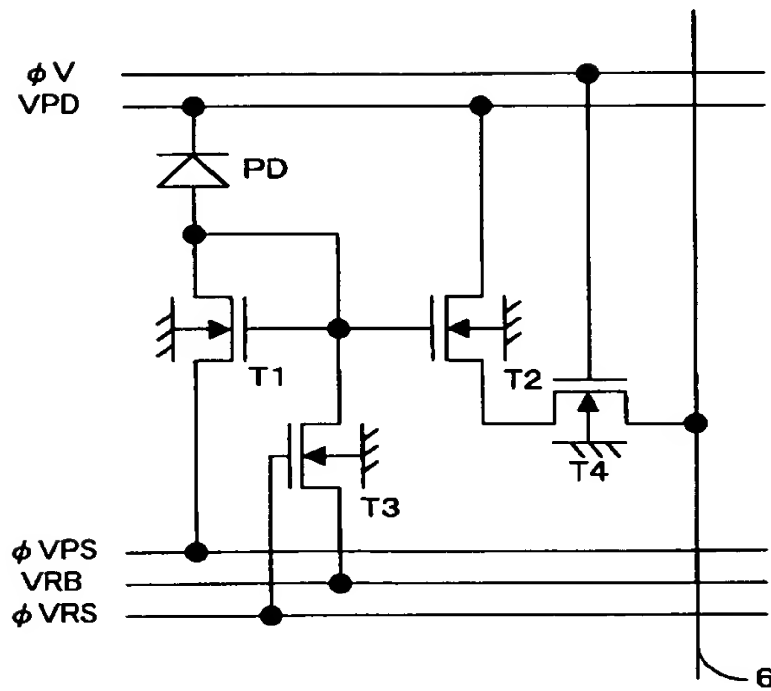
【図 1】



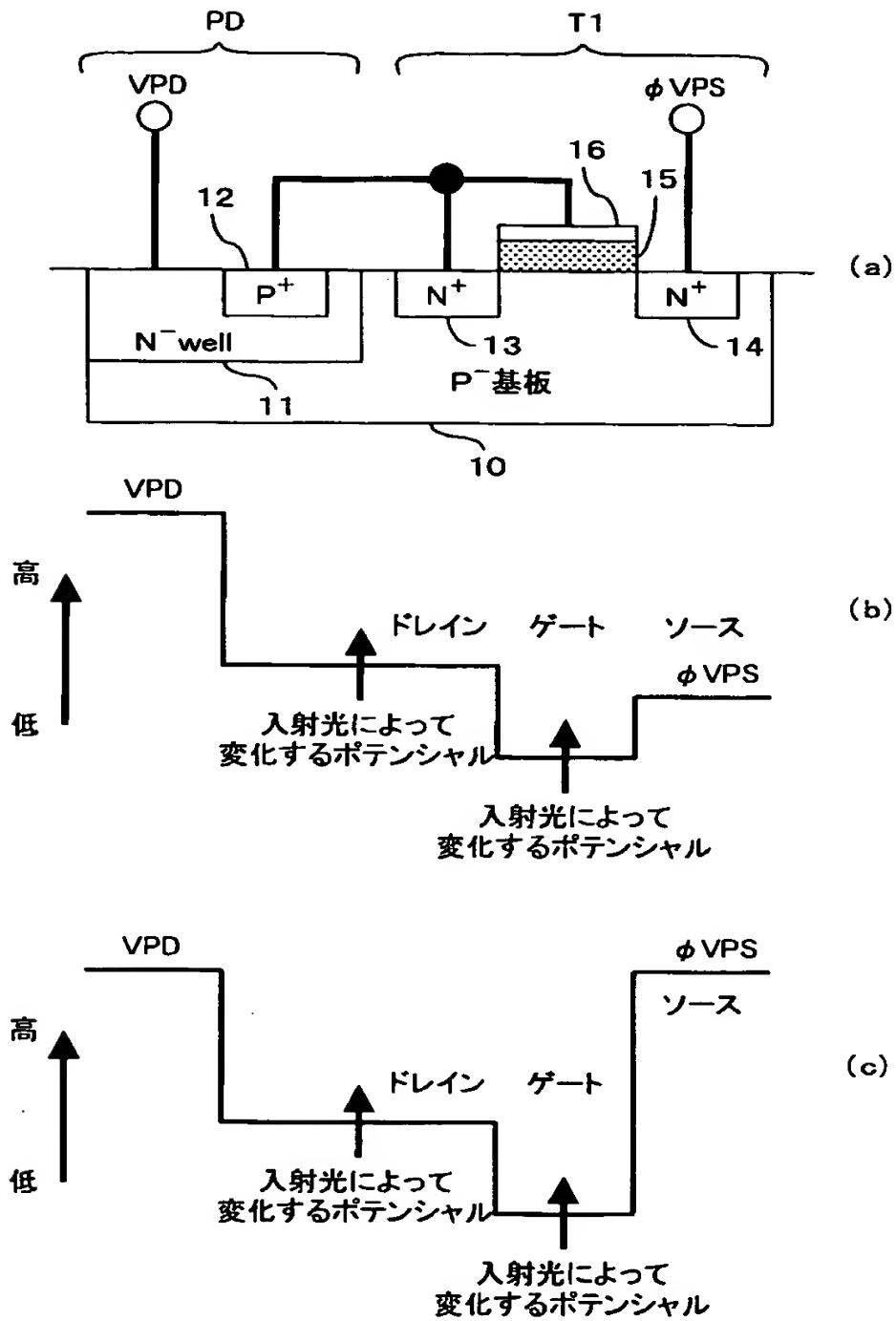
【図 2】



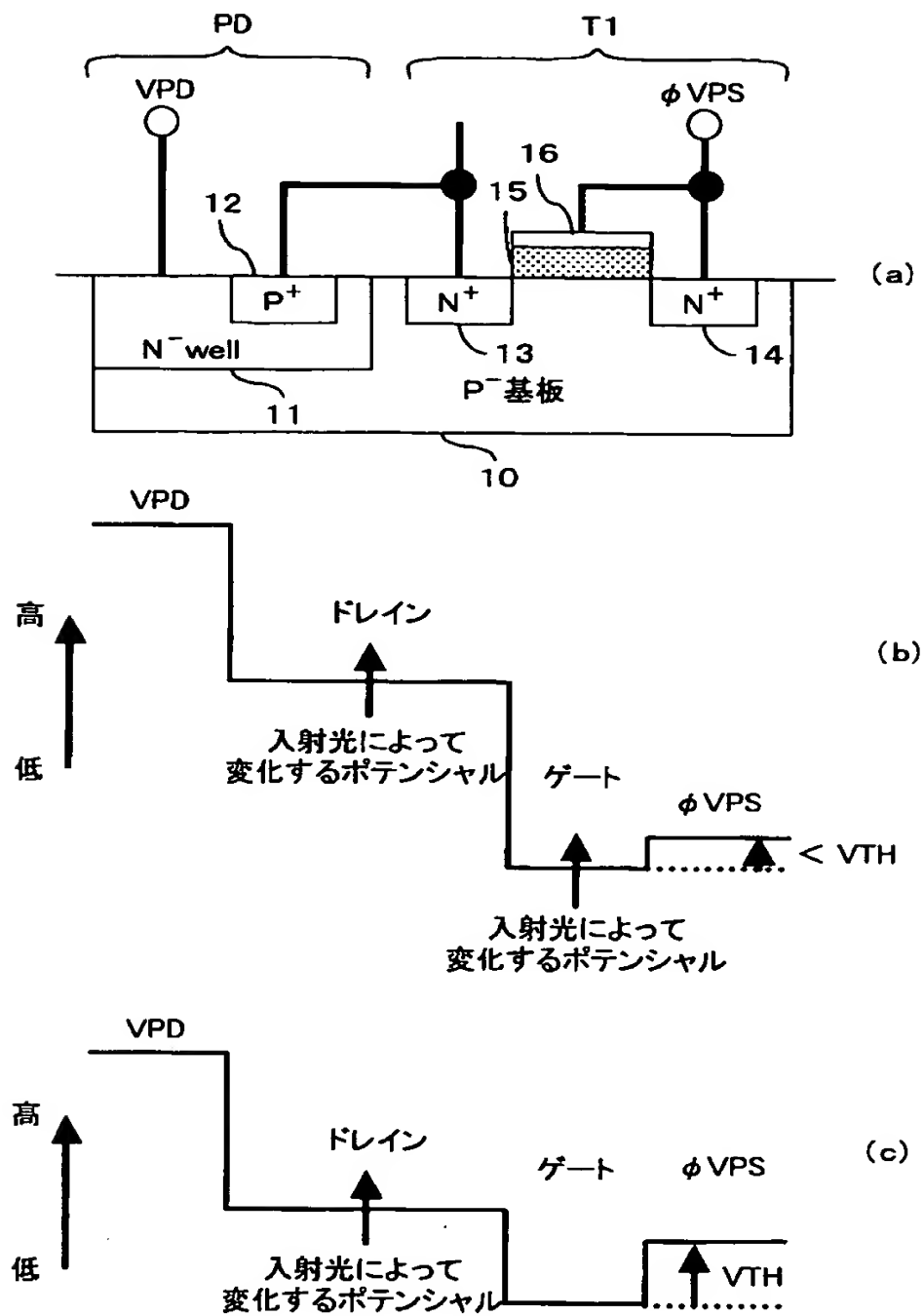
【図 3】



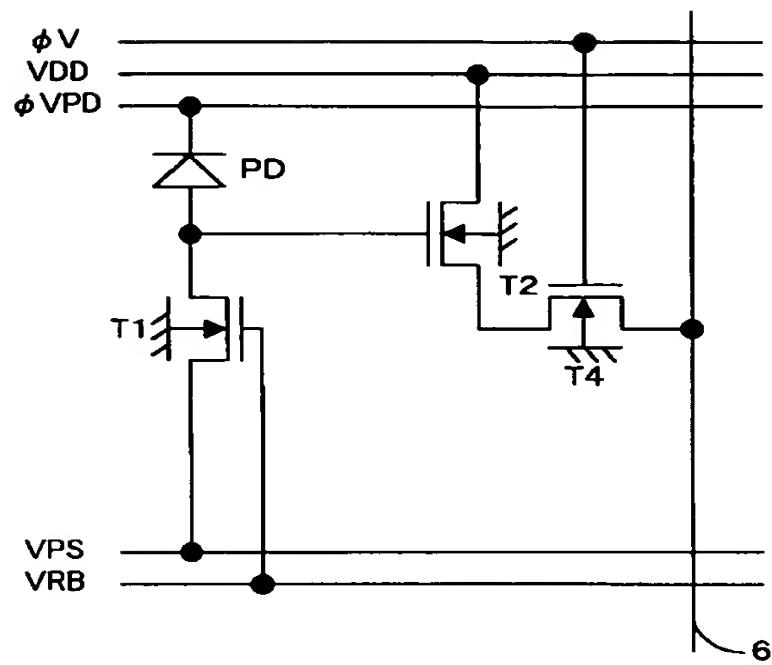
【図 4】



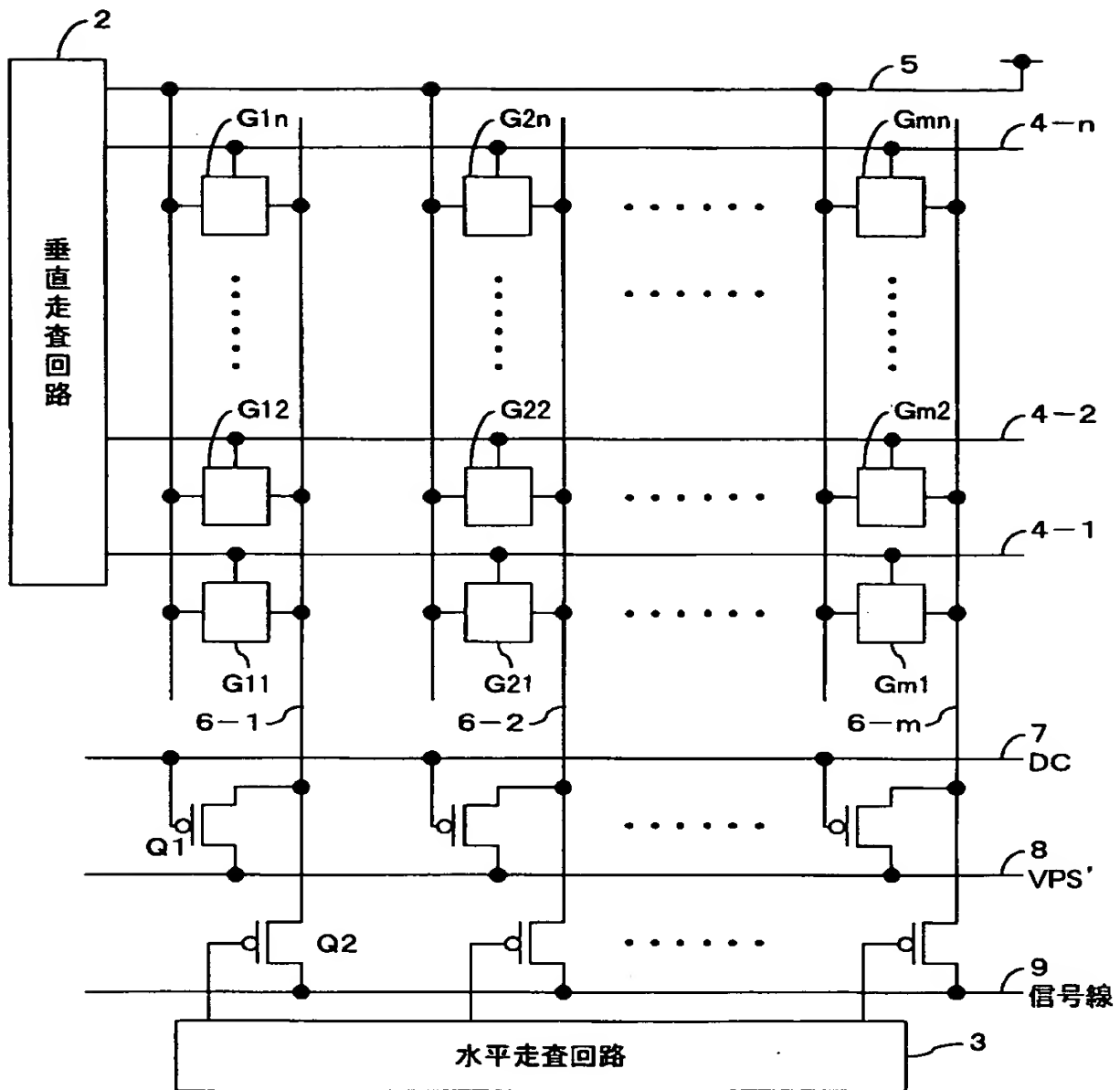
【図 7】



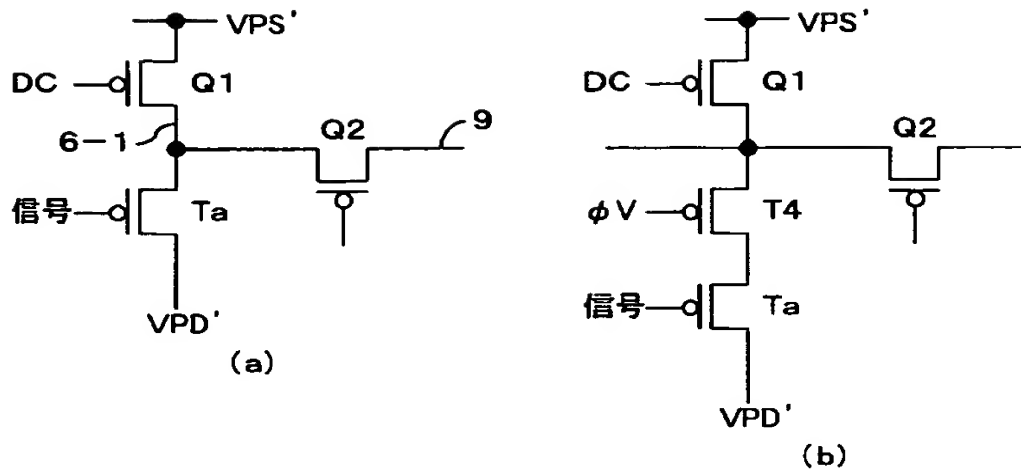
【図 1 2】



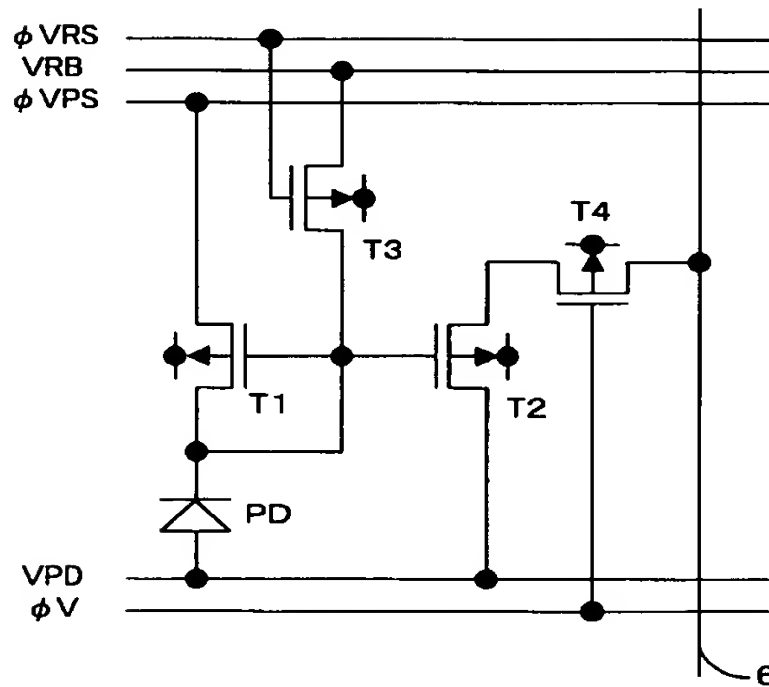
【図 1 3】



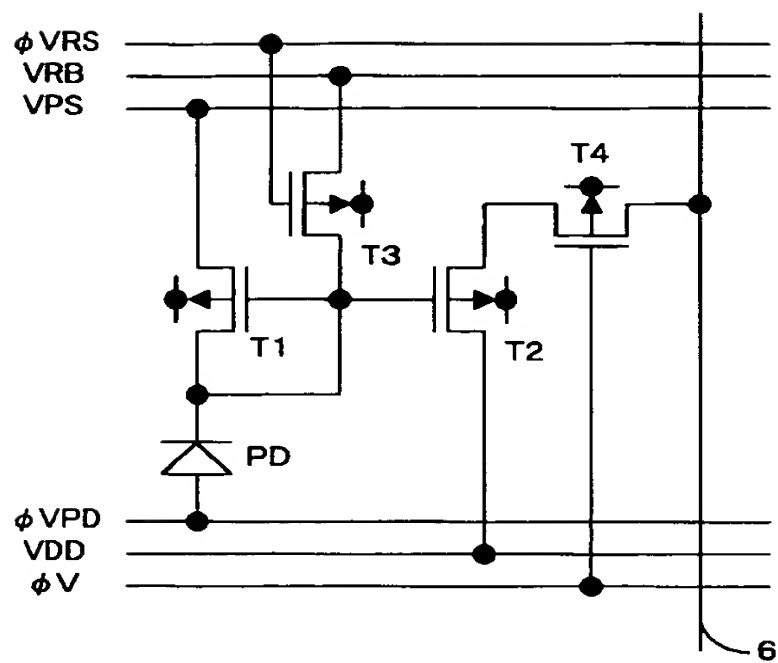
【図 1 4】



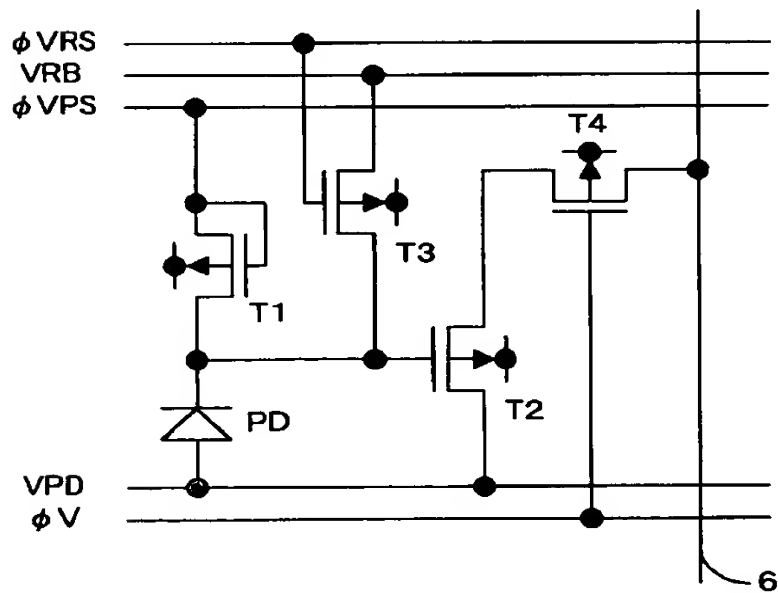
【図 1 5】



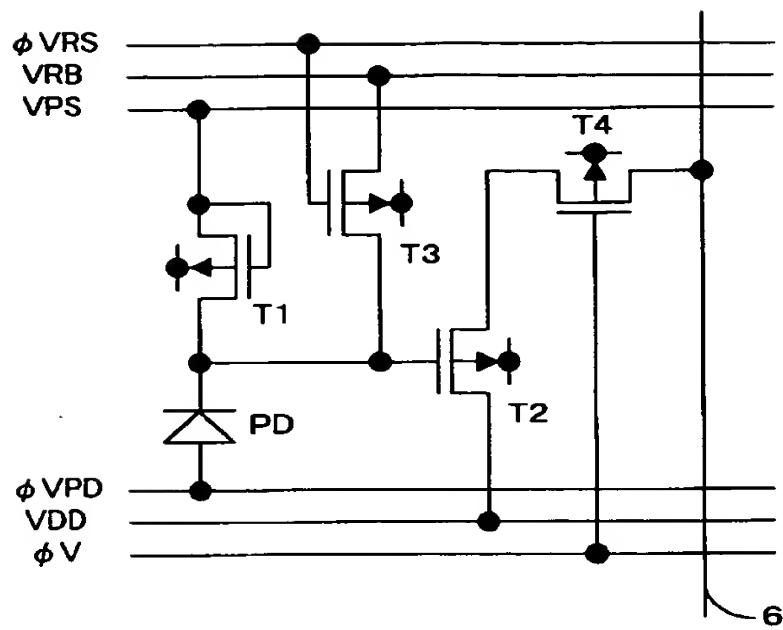
【図 1 6】



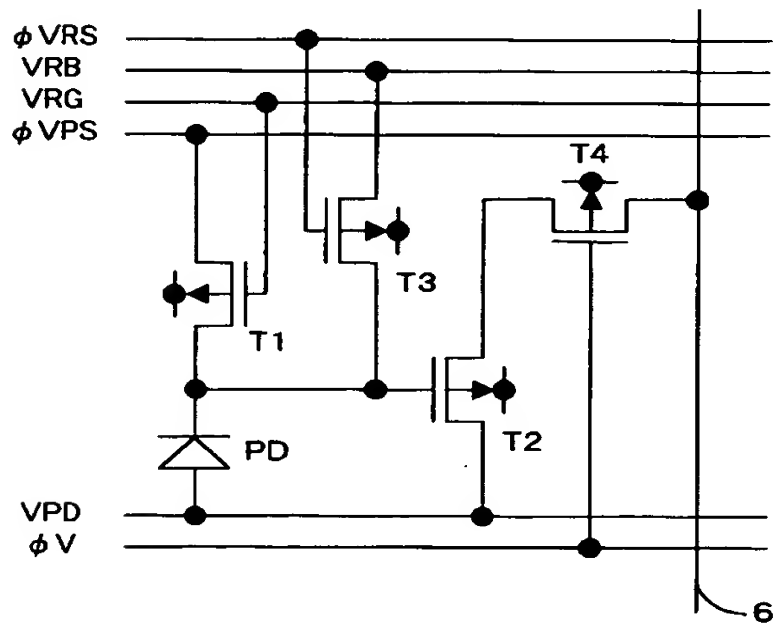
【図 1 7】



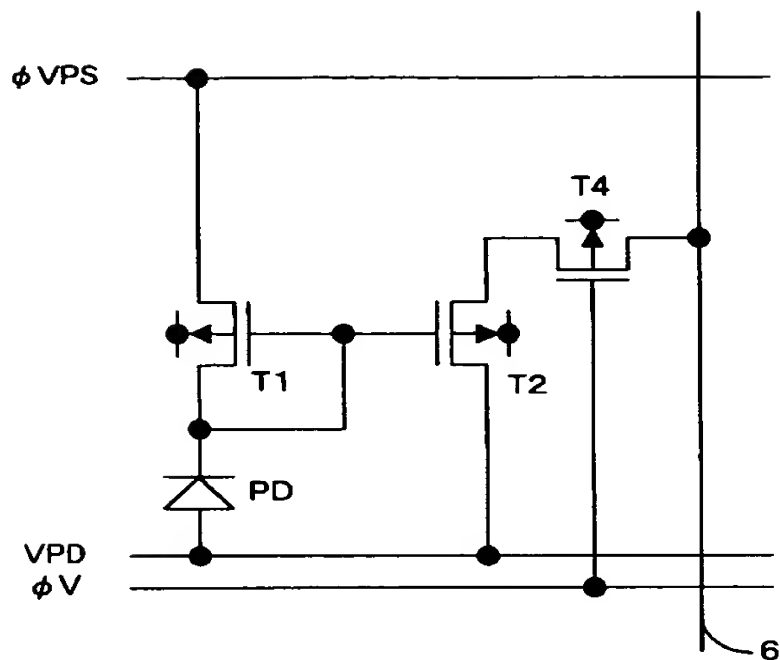
【図 18】



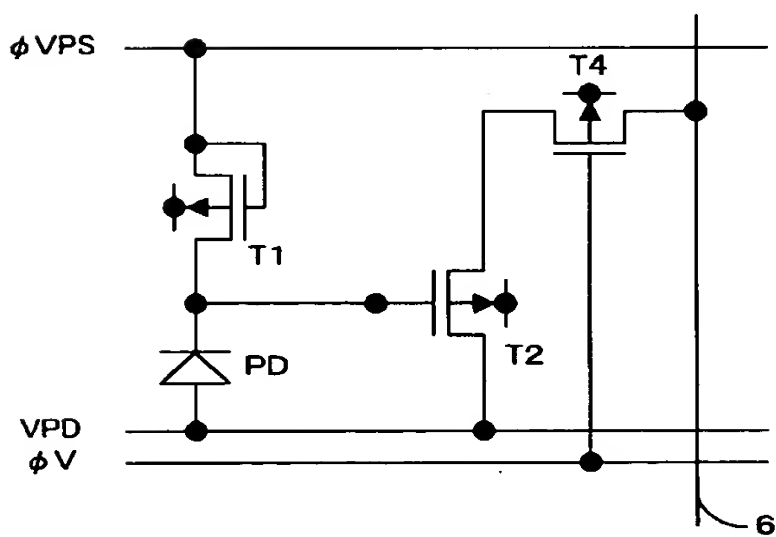
【図 19】



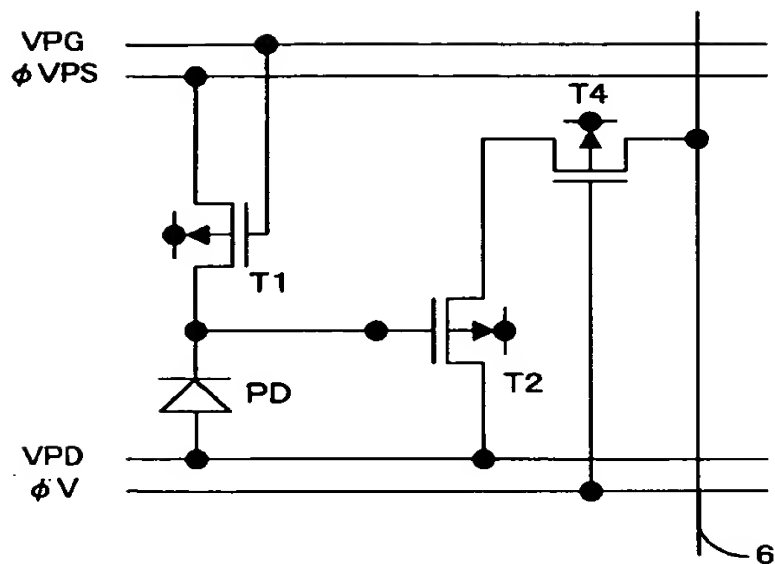
【図 2 0】



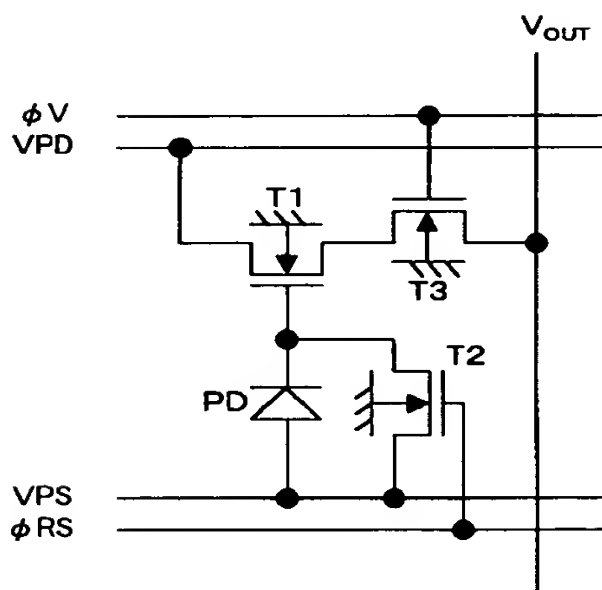
【図 2 1】



【図 2 2】



【図 2 3】



【書類名】 要約書

【要約】

【課題】本発明は、画素の出力を大きく得ることができる、ダイナミックレンジの広い固体撮像装置を提供することを目的とする。

【解決手段】フォトダイオードPDに入射されることによって発生する光電流（電気信号）によって、MOSトランジスタT1、T2のゲート電圧を上昇させ、このゲート電圧に応じた電流がMOSトランジスタT2を流れる。このとき、MOSトランジスタT1のソースに印加する電圧 ϕ VPSを調整して、MOSトランジスタT1が閾値以下のサブスレッシュホールド領域で動作するとき、MOSトランジスタT2を流れる電流が前記光電流に対して自然対数的に変化する。又、MOSトランジスタT1のソースに印加する電圧 ϕ VPSを直流電圧 ϕ VPDと略等しくすることによって、MOSトランジスタT2を流れる電流が前記光電流に対して線形的に変化する。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号 [000006079]

1. 変更年月日	1994年 7月20日
[変更理由]	名称変更
住 所	大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル
氏 名	ミノルタ株式会社